

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

EXPRESS MAIL NO. EV351234691US

Applicant : Jun-Young Lee
Application No. : N/A
Filed : July 1, 2003
Title : APPARATUS AND METHOD FOR DRIVING
PLASMA DISPLAY PANEL

Grp./Div. : N/A
Examiner : N/A

Docket No. : 50391/DBP/Y35

LETTER FORWARDING CERTIFIED
PRIORITY DOCUMENT

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

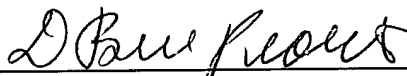
Post Office Box 7068
Pasadena, CA 91109-7068
July 1, 2003

Commissioner:

Enclosed is a certified copy of Korean patent Application No. 2002-0039713, which was filed on July 9, 2002, the priority of which is claimed in the above-identified application.

Respectfully submitted,

CHRISTIE, PARKER & HALE, LLP

By 

D. Bruce Prout
Reg. No. 20,958
626/795-9900

DBP/aam

Enclosure: Certified copy of patent application

AAM PAS512957.1.*-7/1/03 10:57 AM

대한민국 특허청

KOREAN INTELLECTUAL PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 10-2002-0039713
Application Number PATENT-2002-0039713

출원년월일 : 2002년 07월 09일
Date of Application JUL 09, 2002

출원인 : 삼성에스디아이 주식회사
Applicant(s) SAMSUNG SDI CO., LTD.



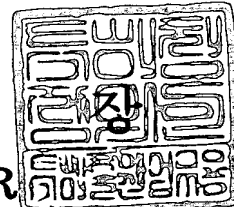
2002 년 11 월 12 일

특

허

청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【제출일자】	2002.07.09
【발명의 명칭】	플라즈마 디스플레이 패널 및 그 구동 방법
【발명의 영문명칭】	PLASM DISPLAY PANEL AND DRIVING METHOD THEREOF
【출원인】	
【명칭】	삼성에스디아이 주식회사
【출원인코드】	1-1998-001805-8
【대리인】	
【명칭】	유미특허법인
【대리인코드】	9-2001-100003-6
【지정된변리사】	이원일
【포괄위임등록번호】	2001-041982-6
【발명자】	
【성명의 국문표기】	이준영
【성명의 영문표기】	LEE, JUN YOUNG
【주민등록번호】	701003-1069322
【우편번호】	330-773
【주소】	충청남도 천안시 신부동 대림아파트 104동 1002호
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 유미특허법인 (인)
【수수료】	
【기본출원료】	20 면 29,000 원
【가산출원료】	20 면 20,000 원
【우선권주장료】	0 건 0 원
【심사청구료】	18 항 685,000 원
【합계】	734,000 원
【첨부서류】	1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

플라즈마 디스플레이 패널에서, 제1 및 제2 스위칭 소자가 전원($V_s/2$)과 패널 캐패시터의 일단 사이에 직렬로 연결되어 있으며, 제3 및 제4 스위칭 소자가 패널 캐패시터의 일단과 전원($-V_s/2$) 사이에 직렬로 연결되어 있다. 그리고 제1 및 제2 스위칭 소자의 접점과 제3 및 제4 스위칭 소자의 접점 사이에는 $V_s/2$ 전압을 충전하고 있는 캐패시터가 연결되어 있다. 이와 같이 하면, 패널 캐패시터의 일단에 $-V_s/2$ 전압이 인가되는 동안 제1 및 제2 스위칭 소자의 내압을 $V_s/2$ 로 클램핑할 수 있으며, 마찬가지로 패널 캐패시터의 일단에 $V_s/2$ 전압이 인가되는 동안 제3 및 제4 스위칭 소자의 내압을 $V_s/2$ 로 클램핑할 수 있다.

【대표도】

도 4

【색인어】

PDP, 내압, 스위칭 소자, 유지방전

【명세서】

【발명의 명칭】

플라즈마 디스플레이 패널 및 그 구동 방법{PLASM DISPLAY PANEL AND DRIVING METHOD THEREOF}

【도면의 간단한 설명】

도 1은 종래 기술에 따른 구동 회로를 나타내는 도면이다.

도 2는 종래 기술에 따른 구동 회로의 동작 타이밍을 나타내는 도면이다.

도 3은 본 발명에 따른 플라즈마 디스플레이 패널을 나타내는 도면이다.

도 4, 도 7 및 도 10은 각각 본 발명의 제1 내지 제3 실시예에 따른 플라즈마 디스플레이 패널의 구동 회로를 나타내는 도면이다.

도 5a 및 도 5b는 본 발명의 제1 실시예에 따른 구동 회로에서 각 모드의 전류 경로를 나타내는 도면이다.

도 6 및 9는 각각 본 발명의 제1 및 제2 실시예에 따른 구동 회로의 동작 타이밍을 나타내는 도면이다.

도 8a 내지 도 8h는 본 발명의 제2 실시예에 따른 구동 회로에서 각 모드의 전류 경로를 나타내는 도면이다.

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

- <8> 본 발명은 플라즈마 디스플레이 패널(plasma display panel, PDP) 및 그 구동 방법에 관한 것이다.
- <9> 최근 액정 표시 장치(liquid crystal display, LCD), 전계 방출 표시 장치(field emission display, FED), 플라즈마 디스플레이 패널 등의 평면 표시 장치가 활발히 개발되고 있다. 이들 평면 표시 장치 중에서 플라즈마 디스플레이 패널은 다른 평면 표시 장치에 비해 휘도 및 발광효율이 높으며 시야각이 넓다는 장점이 있다. 따라서, 플라즈마 디스플레이 패널이 40인치 이상의 대형 표시 장치에서 종래의 음극선관(cathode ray tube, CRT)을 대체할 표시 장치로서 각광받고 있다.
- <10> 플라즈마 디스플레이 패널은 기체 방전에 의해 생성된 플라즈마를 이용하여 문자 또는 영상을 표시하는 평면 표시 장치로서, 그 크기에 따라 수십에서 수백 만개 이상의 화소가 매트릭스 형태로 배열되어 있다. 이러한 플라즈마 디스플레이 패널은 인가되는 구동 전압 파형의 형태와 방전 셀의 구조에 따라 직류형(DC형)과 교류형(AC형)으로 구분된다.
- <11> 직류형 플라즈마 디스플레이 패널은 전극이 방전 공간에 그대로 노출되어 있어서 전압이 인가되는 동안 전류가 방전 공간에 그대로 흐르게 되며, 이를 위해 전류 제한을 위한 저항을 만들어 주어야 하는 단점이 있다. 반면 교류형 플라즈마 디스플레이 패널에서는 전극을 유전체층이 덮고 있어 자연스러운 캐패시턴스 성분의 형성으로 전류가 제

한되며 방전시 이온의 충격으로부터 전극이 보호되므로 직류형에 비해 수명이 길다는 장점이 있다.

- <12> 일반적으로 교류형 플라즈마 디스플레이 패널의 구동 방법은 리셋(초기화) 기간, 기록(어드레싱) 기간, 유지 방전 기간, 소거 기간으로 구성된다.
- <13> 리셋 기간은 셀에 어드레싱 동작이 원활히 수행되도록 하기 위해 각 셀의 상태를 초기화시키는 기간이며, 기록 기간은 패널에서 켜지는 셀과 켜지지 않는 셀을 선택하여 켜지는 셀(어드레싱된 셀)에 벽전하를 쌓아두는 동작을 수행하는 기간이다. 유지 방전 기간은 어드레싱된 셀에 실제로 화상을 표시하기 위한 방전을 수행하는 기간으로, 유지 방전 기간이 되면 주사 전극(이하 "Y 전극"이라 함)과 유지 전극(이하 "X 전극"이라 함)에 서스테인 펄스가 교대로 인가되어 유지 방전이 행하여져 영상이 표시된다. 소거 기간은 셀의 벽전하를 감소시켜 유지 방전을 종료시키는 기간이다.
- <14> 교류형 플라즈마 디스플레이 패널은 그 유지 방전을 위한 Y 전극 및 X 전극이 용량성 부하로 작용하기 때문에 주사 전극 및 유지 전극에 대한 캐패시턴스가 존재하는 데, 아래에서는 이를 패널 캐패시터(Cp)라 한다.
- <15> 이하, 종래의 교류형 플라즈마 디스플레이 패널의 구동 회로와 그 구동 방법에 대하여 설명한다.
- <16> 도 1 및 도 2는 종래의 구동 회로와 그 동작 파형을 나타내는 도면이다.
- <17> 도 1에 도시한 바와 같이, Kishi 등에 의해 제안된 서스테인 펄스를 생성하는 구동 회로(일본특허 제3201603호)는 Y 전극 구동부(11), X 전극 구동부(12), Y 전극 전원부(13) 및 X 전극 전원부(14)를 포함한다. X 전극 구동부 및 전원부(12, 14)는 Y 전극 구

동부(11) 및 전원부(13)와 동일한 구성으로 되어 있으므로, X 전극 구동부 및 전원부(12, 14)의 구조와 동작에 대해서는 설명을 생략하고, 아래에서는 Y 전극 구동부 및 전원부(11, 13)에 대해서만 설명한다.

<18> Y 전극 전원부(13)는 캐패시터(C1)와 3개의 스위칭 소자(SW1, SW2, SW3)를 포함하며, Y 전극 구동부(11)는 2개의 스위칭 소자(SW4, SW5)를 포함한다. Y 전극 전원부(13) 내의 스위칭 소자(SW1, SW2)는 전원($V_s/2$)과 접지 전압(GND) 사이에 직렬로 연결된다. 스위칭 소자(SW1, SW2)의 접점에는 캐패시터(C1)의 일단이 연결되며, 이 캐패시터(C1)의 타단과 접지 전압 사이에는 스위칭 소자(SW3)가 연결되어 있다.

<19> Y 전극 구동부(11)의 스위칭 소자(SW4, SW5)는 Y 전극 전원부(13)의 캐패시터(C1)의 양단에 직렬로 연결되며, 그 접점에는 패널 캐패시터(C_p)가 연결되어 있다.

<20> 이때, 도 2에 도시한 바와 같이 스위칭 소자(SW1, SW3, SW2')가 켜지고 스위칭 소자(SW2, SW4, SW5)가 꺼진 후 스위칭 소자(SW4, SW4')가 켜지면, Y 전극 전압(V_y)은 $V_s/2$ 로 상승하고 캐패시터(C1)에는 $V_s/2$ 의 전압이 충전된다.

<21> 다음에, 스위칭 소자(SW4)가 꺼지고 스위칭 소자(SW5)가 켜지면 Y 전극 전압(V_y)은 접지 전압까지 하강한다. 이후, 스위칭 소자(SW1, SW3, SW4)가 꺼지고 스위칭 소자(SW2, SW5)가 켜지면, 캐패시터(C1)에 충전되어 있는 $V_s/2$ 전압에 의해 Y 전극 전압(V_y)은 $-V_s/2$ 로 하강한다. 그리고 다음의 타이밍에서 스위칭 소자(SW5)가 꺼지고 스위칭 소자(SW4)가 켜지면, Y 전극 전압(V_y)은 접지 전압(0V)까지 상승한다.

<22> 이와 같이 구동함으로써 Y 전극에 양의 전압($+V_s/2$)과 음의 전압($-V_s/2$)을

교대로 인가할 수 있으며, 마찬가지로 X 전극에도 양의 전압($+V_s/2$)과 음의 전압($-V_s/2$)을 교대로 인가할 수 있다. 이 때, X 전극 및 Y 전극의 각각에 인가하는 전압($\pm V_s/2$)은 서로 위상이 반전되도록 인가한다. 이와 같이 $-V_s/2$ 와 $V_s/2$ 사이를 스윙하는 서스테인 펄스를 생성함으로써, X 전극과 Y 전극간의 전위차를 유지 방전 전압(V_s)으로 할 수 있다.

<23> 종래의 회로에서 사용되는 각 소자의 내압은 $V_s/2$ 로 하면 되므로 내압이 작은 소자를 사용할 수 있다. 그러나, 이러한 구동 회로는 $-V_s/2$ 에서 $V_s/2$ 로 스윙하는 펄스를 사용하는 플라즈마 디스플레이 패널에서만 사용할 수 있다는 문제점이 있다.

<24> 그리고 종래의 회로에서는 음의 전압에 이용되는 전압을 저장하기 위한 캐패시터의 용량이 커야 하므로, 이러한 캐패시터에 의해 초기 기동시 상당한 양의 돌입 전류가 흐른다는 문제점이 있다.

【발명이 이루고자 하는 기술적 과제】

<25> 본 발명이 이루고자 하는 기술적 과제는 저내압 스위칭 소자를 사용하는 플라즈마 디스플레이 패널을 제공하는 것이다.

【발명의 구성 및 작용】

<26> 이러한 과제를 해결하기 위해서 본 발명은 직렬로 연결된 스위칭 소자의 접점에 스위칭 소자의 양단 전압을 클램핑하기 위한 전압을 인가한다.

<27> 본 발명의 첫 번째 특징에 따른 플라즈마 디스플레이 패널에는, 제1 전압을 공급하는 제1 전원과 패널 캐패시터의 일단 사이에 직렬로 연결되는 제1 및 제2 스위칭 소자와 패널 캐패시터의 일단과 제2 전압을 공급하는 제2 전원 사이에 직렬로 연결되는 제3 및

제4 스위칭 소자가 형성되어 있다. 제1 캐패시터가 제1 및 제2 스위칭 소자의 접점과 제3 및 제4 스위칭 소자의 접점 사이에 연결되어 있으며, 제5 스위칭 소자가 제1 캐패시터의 일단과 제3 전압을 공급하는 제3 전원 사이에 연결되어 있다.

<28> 제5 스위칭 소자가 켜질 때 제1 캐패시터에는 제3 및 제2 전압의 차에 해당하는 전압이 충전되며, 제3 전압은 제1 및 제2 전압의 중간 전압인 것이 바람직하다.

<29> 본 발명의 첫 번째 특징에 따른 플라즈마 디스플레이 패널은, 패널 캐패시터의 일단에 연결되는 적어도 하나의 인덕터 및 인덕터와 제3 전원 사이에 병렬로 연결되는 두 개의 스위칭 소자를 더 포함할 수 있다. 이때, 제1 내지 제4 스위칭 소자는 바디 다이오드를 가지는 것이 바람직하다.

<30> 또한 본 발명의 첫 번째 특징에 따른 플라즈마 디스플레이 패널에서, 패널 캐패시터의 타단에는 제1 전원과 연결된 제6 및 제7 스위칭 소자가 직렬로 연결되고 제2 전원과 연결된 제8 및 제9 스위칭 소자가 직렬로 연결되어 있다. 그리고 제2 캐패시터가 제6 및 제7 스위칭 소자의 접점과 제8 및 제9 스위칭 소자의 접점 사이에 연결되어 있으며, 제10 스위칭 소자가 제2 캐패시터의 일단과 제3 전원 사이에 연결되어 있다.

<31> 본 발명의 두 번째 특징에 따른 플라즈마 디스플레이 패널에는, 제1 전압을 공급하는 제1 전원과 패널 캐패시터의 일단 사이에 직렬로 연결되는 제1 및 제2 스위칭 소자, 그리고 패널 캐패시터의 일단과 제2 전압을 공급하는 제2 전원 사이에 직렬로 연결되는 제3 및 제4 스위칭 소자가 형성되어 있다. 제1 및 제2 신호선이 제1 및 제2 스위칭 소자의 접점과 제3 및 제4 스위칭 소자의 접점에 각각 연결되어 있으며, 제1 및 제2 신호선의 사이가 제3 전압으로 유지되어 있다. 그리고 제1 및 제2 스위칭 소자와 제3 및

제4 스위칭 소자가 교대로 켜져서, 패널 캐패시터의 일단에 제1 및 제2 전압이 교대로 인가된다.

<32> 이때, 제3 전압은 제1 및 제2 전압의 차의 절반에 해당하는 전압인 것이 바람직하다.

<33> 본 발명의 두 번째 특징에 따른 플라즈마 디스플레이 패널은 제1 및 제2 신호선 사이에 연결되어 제3 전압을 충전하고 있는 캐패시터를 더 포함하는 것이 바람직하다. 그리고 제5 스위칭 소자가 제2 및 제3 전압의 합에 해당하는 전압을 공급하는 제3 전원과 제1 신호선 사이에 연결되어, 캐패시터에 제3 전압이 충전되도록 동작할 수 있다.

<34> 또한, 이 플라즈마 디스플레이 패널은 전력 회수부를 더 포함하는 것이 바람직하다. 전력 회수부는 패널 캐패시터의 일단에 전기적으로 연결되는 적어도 하나의 인덕터를 포함하며, 인덕터와 패널 캐패시터 사이에서 발생하는 공진을 이용하여 패널 캐패시터의 단자 전압을 바꾼다.

<35> 또한, 본 발명은 패널 캐패시터의 일단에 연결된 제1 및 제2 신호선을 통하여 각각 제1 및 제2 전압을 번갈아 인가하면서 플라즈마 디스플레이 패널을 구동하는 방법을 제공한다. 제1 및 제2 신호선 상에는 각각 제1 및 제2 스위칭 소자와 제3 및 제4 스위칭 소자가 형성되어 있다. 이 방법에 의하면, 제1 및 제2 스위칭 소자를 켜서 패널 캐패시터의 일단에 제1 전압을 인가하면서, 제1 및 제2 스위칭 소자의 접점과 제3 및 제4 스위칭 소자의 접점 사이에 제3 전압을 인가한다. 다음에, 제3 및 제4 스위칭 소자를 켜서 패널 캐패시터의 일단에 제2 전압을 인가하면서, 제1 및 제2 스위칭 소자의 접점과 제3 및 제4 스위칭 소자의 접점 사이에 제3 전압을 인가한다.

- <36> 플라즈마 디스플레이 패널의 일단에 제2 전압을 인가할 때, 제1 및 제2 스위칭 소자의 접점과 제3 및 제4 스위칭 소자의 접점 사이에 형성된 캐패시터를 제3 전압을 충전시키는 것이 바람직하다.
- <37> 아래에서는 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.
- <38> 도면에서 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 어떤 부분이 다른 부분과 연결되어 있다고 할 때, 이는 직접적으로 연결되어 있는 경우뿐 아니라 그 중간에 다른 소자를 사이에 두고 전기적으로 연결되어(coupling) 있는 경우도 포함한다.
- <39> 이제 본 발명의 실시예에 따른 플라즈마 디스플레이 패널의 구동 장치 및 구동 방법에 대하여 도면을 참고로 하여 상세하게 설명한다.
- <40> 먼저, 도 3을 참조하여 본 발명의 실시예에 따른 플라즈마 디스플레이 패널에 대하여 설명한다.
- <41> 도 3은 본 발명의 실시예에 따른 플라즈마 디스플레이 패널을 나타내는 도면이다.
- <42> 도 3에 도시한 바와 같이, 본 발명의 실시예에 따른 플라즈마 디스플레이 패널은 플라즈마 패널(100), 어드레스 구동부(200), 주사·유지 구동부(300) 및 제어부(400)를 포함한다.

- <43> 플라즈마 패널(100)은 열 방향으로 배열되어 있는 복수의 어드레스 전극(A1~Am), 행 방향으로 지그재그로 배열되어 있는 복수의 주사전극(Y1~Yn) 및 유지전극(X1~Xn)을 포함한다. 어드레스 구동부(200)는 제어부(400)로부터 어드레스 구동 제어 신호를 수신하여 표시하고자 하는 방전 셀을 선택하기 위한 표시 데이터 신호를 각 어드레스 전극에 인가한다. 주사·유지 구동부(300)는 제어부(400)로부터 유지 방전 신호를 수신하여 주사 전극과 유지 전극에 서스테인 펄스 전압을 번갈아 입력함으로써 선택된 방전 셀에 대하여 유지 방전을 수행한다. 제어부(400)는 외부로부터 영상 신호를 수신하여 어드레스 구동 제어 신호와 유지 방전 신호를 생성하여 각각 어드레스 구동부(200)와 주사·유지 구동부(300)에 인가한다.
- <44> 이하, 도 4 내지 도 6을 참조하여 본 발명의 제1 실시예에 따른 주사·유지 구동부(300)의 구동 회로를 설명한다.
- <45> 도 4는 본 발명의 제1 실시예에 따른 플라즈마 디스플레이 패널의 구동 회로를 나타내는 도면이다. 도 5a 및 도 5b는 본 발명의 제1 실시예에 따른 구동 회로에서 각 모드의 전류 경로를 나타내는 도면이며, 도 6은 본 발명의 제1 실시예에 따른 구동 회로의 동작 타이밍을 나타내는 도면이다.
- <46> 도 4에 나타낸 바와 같이, 본 발명의 제1 실시예에 따른 구동 회로(300)는 Y 전극 구동부(310), X 전극 구동부(320), Y 전극 클램핑부(330) 및 X 전극 클램핑부(340)를 포함한다.
- <47> Y 전극 구동부(310) 및 X 전극 구동부(320)는 패널 캐패시터(Cp)를 사이에 두고 연결되어 있다. Y 전극 구동부(310)는 전원(Vs/2)과 패널 캐패시터(Cp)의 Y 전극 사이에 직렬로 연결되어 있는 스위칭 소자(Ys, Yh) 및 패널 캐패시터(Cp)의 Y 전극과 전원

($-V_s/2$) 사이에 직렬로 연결되어 있는 스위칭 소자(Y_L , Y_g)를 포함한다. 마찬가지로 X 전극 구동부(320)는 전원($V_s/2$)과 패널 캐패시터(C_p)의 X 전극 사이에 직렬로 연결되어 있는 스위칭 소자(X_s , X_h) 및 패널 캐패시터(C_p)의 X 전극과 전원($V_s/2$) 사이에 직렬로 연결되어 있는 스위칭 소자(X_L , X_g)를 포함한다.

<48> Y 전극 클램핑부(330)는 스위칭 소자(Y_u) 및 캐패시터(C_1)를 포함한다. 스위칭 소자(Y_u)는 스위칭 소자(Y_s , Y_h)의 접점과 접지단 사이에 연결되어 있으며, 캐패시터(C_1)는 스위칭 소자(Y_s , Y_h)의 접점과 스위칭 소자(Y_L , Y_g)의 접점 사이에 연결되어 있다. 마찬가지로 X 전극 클램핑부(340)는 스위칭 소자(X_u) 및 캐패시터(C_2)를 포함한다. 스위칭 소자(X_u)는 스위칭 소자(X_s , X_h)의 접점과 접지단 사이에 연결되어 있으며, 캐패시터(C_2)는 스위칭 소자(X_s , X_h)의 접점과 스위칭 소자(X_L , X_g)의 접점 사이에 연결되어 있다.

<49> 도 4에서는 Y 및 X 전극 구동부(310, 320)와 Y 및 X 전극 클램핑부(330, 340)에 포함되는 스위칭 소자(Y_s , Y_h , Y_L , Y_g , Y_u , X_s , X_h , X_L , X_g , X_u)를 MOSFET으로 표시하였지만 이에 한정되지 않고 동일 또는 유사한 기능을 수행한다면 어떠한 스위칭 소자를 사용하여도 관계없다. 그리고 이러한 스위칭 소자는 바디 다이오드를 가지는 것이 바람직하다.

<50> 다음에 도 5a, 도 5b 및 도 6을 참조하여 본 발명의 제1 실시예에 따른 구동 회로의 구동 방법을 설명한다.

<51> 본 발명의 제1 실시예에서는 전원($V_s/2$, $-V_s/2$)이 공급하는 전압을 각각 $V_s/2$ 및 $-V_s/2$ 로 가정하고, 캐패시터(C_1 , C_2)에는 $V_s/2$ 의 전압이 충전되어 있는 것으로 한다.

그리고 전압($V_s/2$)은 패널의 유지방전에 필요한 전압인 유지방전 전압(V_s)의 절반에 해당하는 전압으로 가정한다.

<52> 먼저, 도 6에 나타낸 바와 같이 모드 1에서(M1)는 스위칭 소자(X_s , X_h , Y_g , Y_L , Y_u)가 꺼진 상태에서 스위칭 소자(Y_s , Y_h , X_g , X_L , X_u)가 켜진다.

<53> 그러면, 도 5a에 나타낸 바와 같이 켜진 스위칭 소자(Y_s , Y_h)에 의해 패널 캐패시터(C_p)의 Y 전극에는 전원($V_s/2$)의 $V_s/2$ 전압이 인가되고, 켜진 스위칭 소자(X_L , X_g)에 의해 패널 캐패시터(C_p)의 X 전극에는 전원($-V_s/2$)의 $-V_s/2$ 전압이 인가된다. 따라서 패널 캐패시터(C_p)의 Y 및 X 전극 전압(V_y , V_x)은 각각 $V_s/2$ 및 $-V_s/2$ 로 되어, 패널 캐패시터(C_p)의 양단에 유지 방전 전압(V_s)이 인가된다. 그리고 스위칭 소자(X_u)가 켜지면 전원($-V_s/2$)과 접지단에 의해 캐패시터(C_2)는 $V_s/2$ 의 전압으로 충전되며 또한 $V_s/2$ 이상으로 충전되지 않도록 클램핑된다.

<54> 이때, 스위칭 소자(Y_h)가 켜져 있으므로 스위칭 소자(Y_L) 양단 전압은 캐패시터(C_1)에 충전된 전압($V_s/2$)으로 클램핑된다. 그리고 스위칭 소자(Y_s , Y_h)가 켜져 있으므로 스위칭 소자(Y_L , Y_g)에는 전원($V_s/2$)과 전원($-V_s/2$)의 전압차가 인가되는데, 스위칭 소자(Y_L)의 양단 전압이 $V_s/2$ 전압으로 클램핑되어 있으므로 스위칭 소자(Y_g)의 양단 전압도 $V_s/2$ 전압으로 클램핑된다.

<55> 마찬가지로, 스위칭 소자(X_L)가 켜져 있으므로 스위칭 소자(X_h) 양단 전압은 캐패시터(C_2)에 충전된 전압($V_s/2$)으로 클램핑된다. 그리고 스위칭 소자(X_L , X_g)가 켜져 있으므로 스위칭 소자(X_s , X_h)에는 전원($V_s/2$)과 전원($-V_s/2$)의 전압차가 인가되며, 패널 캐패시터(C_p)의 양단에 유지방전에 필요한 전압(V_s)스위칭 소자(X_h)의 양단 전압이 $V_s/2$

전압으로 클램핑되고 있으므로 스위칭 소자(X_s)의 양단 전압도 $V_s/2$ 전압으로 클램핑된다.

<56> 다음, 도 6에 나타난 바와 같이 모드 2(M2)에서는 스위칭 소자(Y_s , Y_h , X_g , X_L , X_u)가 꺼지고 스위칭 소자(X_s , X_h , Y_g , Y_L , Y_u)가 켜진다.

<57> 그러면 도 5b에 나타난 바와 같이 켜진 스위칭 소자(Y_g , Y_L)에 의해 패널 캐패시터(C_p)의 Y 전극에는 전원($-V_s/2$)의 전압($-V_s/2$)이 인가되고, 켜진 스위칭 소자(X_s , X_h)에 의해 패널 캐패시터(C_p)의 X 전극에서는 전원($V_s/2$)의 전압($V_s/2$)이 인가된다. 따라서 패널 캐패시터(C_p)의 Y 및 X 전극 전압(V_y , V_x)은 각각 $-V_s/2$ 및 $V_s/2$ 로 되어, 패널 캐패시터(C_p)의 양단에 유지방전 전압(V_s)이 인가된다. 그리고 스위칭 소자(Y_u)가 켜져서 캐패시터(C_1)는 $V_s/2$ 전압으로 계속 충전된다.

<58> 이때, 모드 1(M1)에서 설명한 것처럼 스위칭 소자(Y_L)가 켜져 있으므로 스위칭 소자(Y_h)의 양단 전압은 캐패시터(C_1)에 충전된 전압($V_s/2$)으로 클램핑된다. 그리고 스위칭 소자(Y_h)의 양단 전압이 $V_s/2$ 전압으로 클램핑되어 있고 스위칭 소자(Y_L , Y_g)가 켜져 있으므로, 스위칭 소자(Y_s)의 양단 전압도 전원($V_s/2$, $-V_s/2$)에 의해 $V_s/2$ 전압으로 클램핑된다. 마찬가지로, 스위칭 소자(X_L)는 캐패시터(C_2)에 충전된 전압($V_s/2$)으로 클램핑되고, 스위칭 소자(X_g)는 전원($V_s/2$, $-V_s/2$)에 의해 $V_s/2$ 전압으로 클램핑된다.

<59> 이와 같이 본 발명의 제1 실시예에 의하면, 패널 캐패시터(C_p)의 양단에 유지방전 전압(V_s)이 인가되는 동안에, 캐패시터(C_1 , C_2)에 충전된 전압($V_s/2$)에 의해 스위칭 소자(Y_s , Y_h , X_L , X_g) 및 스위칭 소자(Y_L , Y_g , X_s , X_h)의 양단 전압을 각각 $V_s/2$ 로 클램핑할 수 있다. 따라서 스위칭 소자(Y_s , Y_h , Y_L , Y_g , X_s , X_h , X_L , X_g)로서 낮은 내압의 스위칭 소자를 사용할 수 있다. 또한 캐패시터(C_1 , C_2)는 패널 캐패시터(C_p)의 Y 또는 X

전극에 음의 전압을 인가하는 데 사용되지 않으므로, 종래 기술과 같이 초기 기동시 큰 돌입 전류가 발생하지 않는다.

<60> 이때, 유지방전을 위한 파형을 패널 캐패시터(C_p)에 인가하기 위해서는, 패널 캐패시터(C_p)의 캐패시턴스 성분 때문에 방전을 위한 전력 이외에 무효 전력이 필요하다. 이러한 무효 전력을 회수하여 재사용하는 회로를 전력 회수 회로라고 한다. 아래에서는 본 발명의 제1 실시예에 따른 구동 회로에 전력 회수 회로를 추가한 실시예에 대하여 도 7 내지 도 9를 참조하여 자세하게 설명한다.

<61> 도 7은 본 발명의 제2 실시예에 따른 구동 회로를 나타내는 도면이다.

<62> 도 7에 나타난 바와 같이, 본 발명의 제2 실시예에 따른 구동 회로는 제1 실시예에 따른 구동 회로에 Y 및 X 전극 전력 회수부(350, 360)가 추가되어 형성된다.

<63> Y 전극 전력 회수부(350)는 인덕터(L_1) 및 스위칭 소자(Y_r , Y_f)를 포함한다. 인덕터(L_1)는 일단이 Y 전극 구동부(310)의 스위칭 소자(Y_h , Y_L)의 접점, 즉 패널 캐패시터(C_p)의 Y 전극에 연결되며, 스위칭 소자(Y_r , Y_f)는 인덕터(L_1)의 타단과 접지단 사이에 병렬로 연결되어 있다. 이러한 Y 전극 전력 회수부(350)는 스위칭 소자(Y_r , Y_f)와 인덕터(L_1) 사이에 각각 연결되는 다이오드(D_1 , D_2)를 더 포함할 수 있다. 이러한 다이오드(D_1 , D_2)는 각각 스위칭 소자(Y_r , Y_f)의 바디 다이오드로 인해 생길 수 있는 전류 경로를 차단한다.

<64> X 전극 전력 회수부(360)는 인덕터(L_2) 및 스위칭 소자(X_r , X_f)를 포함하며, 또한 다이오드(D_3 , D_4)를 더 포함할 수 있다. X 전극 전력 회수부(360)의 구조에 대해서는 Y 전극 전력 회수부(350)의 구조와 동일하므로 설명을 생략한다. 그리고 Y 및 X 전극 전

력 회수부(350, 360)의 스위칭 소자(Y_r , Y_f , X_r , X_f)는 MOSFET 등으로 이루어질 수 있다

- <65> 아래에서는 도 8a 내지 도 8h, 도 9를 참조하여, 본 발명의 제2 실시예에 따른 구동 회로의 구동 방법에 대하여 설명한다.
- <66> 도 8a 내지 도 8h는 본 발명의 제2 실시예에 따른 구동 회로에서 각 모드의 전류 경로를 나타내는 도면이며, 도 9는 본 발명의 제2 실시예에 따른 구동 회로의 동작 타이밍을 나타내는 도면이다.
- <67> 본 발명의 제2 실시예에서는 모드 1(M1)이 시작되기 전에 스위칭 소자(Y_s , Y_h , X_g , X_L , X_u)가 켜져 있으며, 스위칭 소자(X_s , X_h , Y_g , Y_L , Y_u , X_r , Y_f , X_f , Y_r)는 꺼져 있는 것으로 가정한다. 또한 캐패시터(C_1 , C_2)에는 $V_s/2$ 의 전압이 충전되어 있으며, 인덕터(L_1 , L_2)의 인덕턴스는 L 로 가정한다.
- <68> 도 8a 및 도 9에 나타난 바와 같이, 모드 1(M1)에서는 모드 1(M1) 이전부터 전원($V_s/2$), 스위칭 소자(Y_s , Y_h), 패널 캐패시터(C_p), 스위칭 소자(X_L , X_g) 및 전원($-V_s/2$)으로 형성된 전류 경로(81)에 의해, 패널 캐패시터(C_p)의 Y 및 X 전극 전압(V_y , V_x)은 각각 $V_s/2$ 및 $-V_s/2$ 로 계속 유지되어 있다. 그리고 접지단, 스위칭 소자(X_u), 캐패시터(C_2) 및 전원($-V_s/2$)으로 형성된 전류 경로(82)에 의해 캐패시터(C_2)는 $V_s/2$ 전압으로 클램핑되어 있다. 또한 제1 실시예의 모드 1(M1)에서 설명한 것처럼, 캐패시터(C_1)에 충전된 전압($V_s/2$)에 의해 두 스위칭 소자(Y_L , Y_g)는 그 양단 전압이 각각 $V_s/2$ 로 클램핑되며, 캐패시터(C_2)에 충전된 전압($V_s/2$)에 의해 두 스위칭 소자(X_s , X_h)의 양단 전압은 각각 $V_s/2$ 로 클램핑된다.

<69> 이때, 모드 1(M1)에서는 스위칭 소자(Y_f , X_r)가 켜져서 전원($V_s/2$), 스위칭 소자(Y_s , Y_h), 인덕터(L_1), 다이오드(D_2), 스위칭 소자(Y_f) 및 접지단으로의 전류 경로(83) 및 접지단, 스위칭 소자(X_r), 다이오드(D_3), 인덕터(L_2), 스위칭 소자(X_L , X_g) 및 전원($-V_s/2$)으로의 전류 경로(84)가 형성된다. 이 전류 경로(83, 84)에 의해 인덕터(L_1 , L_2)에 흐르는 전류(I_{L1} , I_{L2})의 크기는 각각 $V_s/2L$ 의 기울기를 가지고 선형적으로 증가하며, 이 전류(I_{L1} , I_{L2})에 의해 인덕터(L_1 , L_2)에는 에너지가 축적된다.

<70> 다음, 모드 2(M2)에서는 스위칭 소자(Y_f , X_r)가 켜진 상태에서 스위칭 소자(Y_s , Y_h , X_g , X_L , X_u)가 꺼진다. 그러면 도 8b에 나타낸 바와 같이 스위칭 소자(X_r), 다이오드(D_3), 인덕터(L_2), 패널 캐패시터(C_p), 인덕터(L_1), 다이오드(D_2) 및 스위칭 소자(Y_f)로 전류 경로(85)가 형성되어, 인덕터(L_1 , L_2)와 패널 캐패시터(C_p)에 의한 공진 전류가 흐른다. 이 공진 전류에 의해 패널 캐패시터(C_p)의 Y 전극 전압(V_y)은 $-V_s/2$ 로 하강하고 X 전극 전압(V_x)은 $V_s/2$ 로 증가하게 되며, 이들 전압은 각각 스위칭 소자(Y_L , Y_g) 및 스위칭 소자(X_s , X_h)의 바디 다이오드에 의해 $-V_s/2$ 및 $V_s/2$ 를 넘지 않는다.

<71> 이와 같이 모드 2(M2)에서는 모드 1(M1)에서 인덕터(L_1 , L_2)에 축적한 에너지와 공진 전류를 이용하여 패널 캐패시터(C_p)의 Y 및 X 전극 전압(V_y , V_x)을 바꾸므로, 회로에 기생 성분이 있는 경우에도 Y 및 X 전극 전압(V_y , V_x)을 각각 $-V_s/2$ 및 $V_s/2$ 까지 바꿀 수 있다.

<72> 모드 3(M3)에서는, 패널 캐패시터(C_p)의 Y 및 X 전극 전압(V_y , V_x)이 각각 $-V_s/2$ 및 $V_s/2$ 로 되었을 때 이 전압을 유지하기 위해서 스위칭 소자(X_s , X_h , Y_g , Y_L)가 켜진다. 그러면 도 8c에 나타낸 바와 같이 전원($V_s/2$), 스위칭 소자(X_s , X_h), 패널 캐패시터

(Cp), 스위칭 소자(YL, Yg) 및 전원($-V_s/2$)으로의 경로(86)를 통하여 패널 캐패시터(Cp)의 X 및 Y 전극 전압(V_y , V_x)은 각각 $V_s/2$ 및 $-V_s/2$ 로 유지된다.

<73> 또한 인덕터(L1)에 흐르던 전류(I_{L1})는 스위칭 소자(Yg, YL)의 바디 다이오드, 인덕터(L1), 다이오드(D2) 및 스위칭 소자(Yf)로 형성되는 경로(87)를 통하여 접지단으로 회수되고, 인덕터(L2)에 흐르던 전류(I_{L2})는 스위칭 소자(Xr), 다이오드(D3), 인덕터(L2) 및 스위칭 소자(Xh, Xs)의 바디 다이오드로 형성되는 경로(88)를 통하여 전원($V_s/2$)으로 회수된다. 따라서, 인덕터(L1, L2)에 각각 흐르는 전류(I_{L1} , I_{L2})의 크기는 $V_s/2/L$ 의 기울기를 가지고 선형적으로 0A까지 감소한다.

<74> 또한 스위칭 소자(Yu)가 켜져서 접지단, 스위칭 소자(Yu), 캐패시터(C1), 스위칭 소자(Yg) 및 전원($-V_s/2$)의 루프(89)를 통하여, 캐패시터(C1)에 $V_s/2$ 의 전압을 충전시키면서 캐패시터(C1)가 $V_s/2$ 이상으로 충전되지 않도록 클램핑한다. 그리고 제1 실시예의 모드 2에서 설명한 것처럼 캐패시터(C1)에 충전된 전압($V_s/2$)에 의해 두 스위칭 소자(Y_s , Y_h)는 그 양단 전압이 각각 $V_s/2$ 로 클램핑되며, 캐패시터(C2)에 충전된 전압($V_s/2$)에 의해 두 스위칭 소자(XL, Xg)의 양단 전압은 각각 $V_s/2$ 로 클램핑된다.

<75> 이때, 인덕터(L1, L2)에 흐르는 전류(I_{L1} , I_{L2})가 0A로 되면 스위칭 소자(Yf, Xr)를 꺼서 전류 경로(87, 88)를 차단한다[모드 4(M4)]. 그리고 도 8d에 나타낸 바와 같이 스위칭 소자(YL, Yg, Xs, Xh)는 계속 켜져 있으므로 패널 캐패시터(Cp)의 Y 및 X 전극 전압(V_y , V_x)은 각각 $-V_s/2$ 및 $V_s/2$ 로 계속 유지된다. 또한 모드 3(M3)에서와 마찬가지로 스위칭 소자(Y_s , Y_h , XL, Xg)의 양단 전압은 $V_s/2$ 로 클램핑되어 있다.

<76> 다음, 모드 5(M5)에서는 패널 캐패시터(Cp)의 Y 및 X 전극 전압(V_y , V_x)을 각각 $-V_s/2$ 및 $V_s/2$ 로 유지하면서 인덕터(L1, L2)에 에너지를 축적한다. 자세하게

설명하면, 스위칭 소자(Y_r , X_f)가 켜져서, 도 8e에 나타낸 바와 같이 접지단, 스위칭 소자(Y_r), 다이오드(D_1), 인덕터(L_1), 스위칭 소자(Y_L , Y_g) 및 전원($-V_s/2$)으로의 전류 경로(90)와 전원($V_s/2$), 스위칭 소자(X_s , X_h), 인덕터(L_2), 다이오드(D_4), 스위칭 소자(X_f) 및 접지단으로의 전류 경로(91)가 형성된다. 이 전류 경로(90, 91)에 의해 인덕터(L_1 , L_2)에 흐르는 전류(I_{L1} , I_{L2})는 $V_s/2L$ 의 기울기를 가지고 선형적으로 증가하며, 이 전류(I_{L1} , I_{L2})에 의해 인덕터(L_1 , L_2)에는 에너지가 축적된다.

<77> 이와 같이 인덕터(L_1 , L_2)에 에너지를 축적한 후, 모드 6(M6)에서는 스위칭 소자(X_s , X_h , Y_L , Y_g , X_u)를 끈다. 그러면 스위칭 소자(Y_r), 다이오드(D_1), 인덕터(L_1), 패널 캐패시터(C_p), 인덕터(L_2), 다이오드(D_4) 및 스위칭 소자(X_f)로 전류 경로(92)가 형성되어, 인덕터(L_1 , L_2)와 패널 캐패시터(C_p)에 의한 공진 전류가 흐른다. 이 공진 전류에 의해 패널 캐패시터(C_p)의 Y 전극 전압(V_y)은 $V_s/2$ 로 상승하고 X 전극 전압(V_x)은 $-V_s/2$ 로 하강하게 되며, 이들 전압은 각각 스위칭 소자(Y_s , Y_h) 및 스위칭 소자(X_L , X_g)의 바디 다이오드에 의해 $V_s/2$ 및 $-V_s/2$ 를 넘지 않는다.

<78> 모드 6(M6)에서도 모드 2(M2)와 같이 인덕터(L_1 , L_2)에 에너지를 축적하고 이 에너지와 공진 전류를 이용하여 패널 캐패시터(C_p)의 Y 및 X 전극 전압(V_y , V_x)을 변화시키기 때문에, 회로의 기생 성분 등이 있는 실제의 경우에도 Y 및 X 전극 전압(V_y , V_x)을 각각 $V_s/2$ 및 $-V_s/2$ 까지 변화시킬 수 있다.

<79> 모드 7(M7)에서는, 패널 캐패시터(C_p)의 Y 및 X 전극 전압(V_y , V_x)이 각각 $V_s/2$ 및 $-V_s/2$ 로 되었을 때 이 전압을 유지하기 위해서 스위칭 소자(Y_s , Y_h , X_L , X_g)가 켜진다. 그러면 전원($V_s/2$), 스위칭 소자(Y_s , Y_h), 패널 캐패시터(C_p), 스위칭 소자(X_L , X_g) 및

전원($-V_s/2$)으로의 경로(81)에 의해 패널 캐패시터(C_p)의 Y 및 X 전극 전압(V_y , V_x)은 각각 $V_s/2$ 및 $-V_s/2$ 로 유지된다.

<80> 이때, 인덕터(L_1)에 흐르던 전류(I_{L1})는 스위칭 소자(Y_r), 다이오드(D_1), 인덕터(L_1) 및 스위칭 소자(Y_h , Y_s)의 바디 다이오드로 형성되는 경로(93)를 통하여 전원($V_s/2$)으로 회수되고, 인덕터(L_2)에 흐르던 전류(I_{L2})는 스위칭 소자(X_g , X_L)의 바디 다이오드, 인덕터(L_2), 다이오드(D_4) 및 스위칭 소자(X_f)로 형성되는 경로(94)를 통하여 접지단으로 회수된다.

<81> 또한 스위칭 소자(X_u)가 켜져서 접지단, 스위칭 소자(X_u), 캐패시터(C_2), 스위칭 소자(X_g) 및 전원($-V_s/2$)의 경로(82)를 통하여, 캐패시터(C_2)에는 $V_s/2$ 의 전압이 충전되면서 $V_s/2$ 이상으로 충전되지 않도록 클램핑된다. 그리고 본 발명의 제1 실시예의 모드 1에서 설명한 바와 같이 캐패시터(C_1)에 충전된 전압($V_s/2$)에 의해 스위칭 소자(Y_L , Y_g)의 양단 전압은 $V_s/2$ 로 클램핑되고, 캐패시터(C_2)에 충전된 전압($V_s/2$)에 의해 스위칭 소자(X_s , X_h)의 양단 전압은 $V_s/2$ 로 클램핑된다.

<82> 다음, 모드 8(M8)에서는 인덕터(L_1 , L_2)에 흐르는 전류(I_{L1} , I_{L2})가 0A로 되었을 때, 스위칭 소자(Y_r , X_f)가 꺼져서 경로(93, 94)가 차단된다. 그리고 스위칭 소자(Y_s , Y_h , X_L , X_g)는 켜져 있으므로 패널 캐패시터(C_p)의 Y 및 X 전극 전압(V_y , V_x)은 각각 $V_s/2$ 및 $-V_s/2$ 로 계속 유지된다. 또한 모드 7(M7)에서와 마찬가지로 스위칭 소자(X_s , X_h , Y_L , Y_g)의 양단 전압은 $V_s/2$ 로 계속 클램핑되어 있다.

<83> 이후, 모드 1 내지 모드 8의 사이클을 계속 반복하여 $V_s/2$ 및 $-V_s/2$ 사이를 스윙하는 Y 및 X 전극 전압(V_y , V_x)을 생성함으로써, X 전극과 Y 전극간의 전위차를 유지방전 전압(V_s)으로 할 수 있다.

<84> 본 발명의 제2 실시예에서는 Y 전극 및 X 전극 전력 회수부(350, 360)에 각각 인덕터를 하나씩 사용하였지만, 이에 한정되지 않고 다른 변형된 모든 전력 회수부를 사용할 수 있다. 예를 들면, Y 전극 전력 회수부(350)에 서로 다른 경로를 형성하는 인덕터(L11, L12)를 사용할 수 있다. 자세하게 설명하면, Y 전극 전압이 $V_s/2$ 를 유지하고 있는 동안에는 인덕터(L11)에 에너지를 축적하고 이 에너지를 이용하여 Y 전극 전압을 $-V_s/2$ 로 바꾼다. 다음에 Y 전극 전압이 $-V_s/2$ 를 유지하고 있는 동안에는 인덕터(L11)의 에너지를 회수하면서 인덕터(L12)에는 에너지를 축적하고, 이 에너지를 이용하여 Y 전극 전압을 $V_s/2$ 로 바꾼다.

<85> 그리고 본 발명의 제1 및 제2 실시예에서는 전원($V_s/2$) 및 전원($-V_s/2$)이 공급하는 전압을 각각 $V_s/2$ 및 $-V_s/2$ 로 하였지만, 두 전원의 전압 차이가 유지방전에 필요한 전압인 V_s 로 된다면 다른 전압을 사용하여도 된다. 즉, 전원이 공급하는 전압을 각각 V_h 및 $(V_h - V_s)$ 로 해서, Y 및 X 전극 전압(V_y, V_x)이 V_h 및 $(V_h - V_s)$ 사이를 스윙하도록 할 수 있다.

<86> 예를 들어 본 발명의 제1 실시예에서 전원으로 각각 V_s 전압을 공급하는 전원(V_s)과 접지단을 사용한 실시예에 대해서 도 10을 참조하여 설명한다.

<87> 도 10은 본 발명의 제3 실시예에 따른 플라즈마 디스플레이 패널의 구동 회로를 나타내는 도면이다.

<88> 도 10에 나타낸 바와 같이, 본 발명의 제3 실시예에 따른 구동 회로는 각각 $V_s/2$ 전압을 공급하는 두 개의 전원($V_s/2_1, V_s/2_2$)을 사용한다. 자세하게 설명하면, Y 및 X 전극 구동부(310, 320)의 스위칭 소자(Y_s, X_s)는 직렬로 연결된 두 개의 전원($V_s/2_1, V_s/2_2$)에 연결되어 있으며, 스위칭 소자(Y_g, X_g)는 접지단에 연결되어 있다. 그리고 Y

및 X 전극 클램핑부(330, 340)의 스위칭 소자(Y_u , X_u)는 두 개의 전원($V_s/21$, $V_s/22$)의 접점에 연결되어 있다.

<89> 본 발명의 제3 실시예에 따른 구동 회로의 동작은 제1 실시예와 패널 캐패시터(C_p)의 Y 및 X 전극 전압(V_y , V_x)에 인가되는 전압을 제외하면 동일하다. 그리고 캐패시터($C1$)에는 스위칭 소자(Y_u)가 켜질 때 $V_s/2$ 의 전압이 충전되고 마찬가지로 캐패시터($C2$)에는 스위칭 소자(X_u)가 켜질 때 $V_s/2$ 의 전압이 충전된다.

<90> 자세하게 설명하면, 모드 1에서는 패널 캐패시터(C_p)의 Y 및 X 전극에는 각각 V_s 및 0V의 전압이 인가된다. 그리고 캐패시터($C1$)에 충전된 전압($V_s/2$)에 의해 스위칭 소자(Y_L)의 양단 전압은 $V_s/2$ 로 클램핑되고, 스위칭 소자(Y_L)의 양단 전압($V_s/2$)과 직렬로 연결된 전원($V_s/21$, $V_s/22$)의 전압(V_s)에 의해 스위칭 소자(Y_g)의 양단 전압도 $V_s/2$ 로 클램핑된다. 마찬가지로 캐패시터($C2$)에 충전된 전압($V_s/2$)에 의해 스위칭 소자(X_h)의 양단 전압은 $V_s/2$ 로 클램핑되고, 스위칭 소자(X_h)의 양단 전압($V_s/2$)과 직렬로 연결된 전원($V_s/21$, $V_s/22$)의 전압(V_s)에 의해 스위칭 소자(X_s)의 양단 전압도 $V_s/2$ 로 클램핑된다.

<91> 모드 2에서는 패널 캐패시터(C_p)의 Y 및 X 전극에는 각각 0V 및 V_s 의 전압이 인가된다. 앞에서 설명한 것처럼 캐패시터($C1$, $C2$)에 각각 충전된 전압($V_s/2$)과 직렬로 연결된 전원($V_s/21$, $V_s/22$)의 전압(V_s)에 의해 스위칭 소자(Y_s , Y_h , X_L , X_g)의 양단 전압은 각각 $V_s/2$ 로 클램핑된다.

<92> 또한 본 발명의 제1 내지 제3 실시예에서는 전원과 패널 캐패시터(C_p)의 X 또는 Y 전극 사이에 스위칭 소자가 두 개 형성되는 경우에 대하여 설명하였지만, 이에 한정되지 않고 스위칭 소자가 여러 개 형성되는 경우에도 적용 가능하다. 예를 들어 본 발명의

제1 실시예에서 전원($V_s/2$)과 패널 캐패시터(C_p)의 Y 전극 사이에 네 개의 스위칭 소자(S1, S2, S3, S4)가 직렬로 연결되고 패널 캐패시터(C_p)의 Y 전극과 전원($-V_s/2$) 사이에 네 개의 스위칭 소자(S5, S6, S7, S8)가 직렬로 연결된다고 가정하자. 이때, 스위칭 소자(S2, S3)의 접점과 스위칭 소자(S6, S7)의 접점 사이에 캐패시터(C_1)를 연결하면, 인접한 두 개의 스위칭 소자[S1, S2), (S3, S4), (S5, S6), (S7, S8)]에 각각 $V_s/2$ 의 전압이 걸린다.

<93> 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

【발명의 효과】

<94> 이와 같이 본 발명에 의하면, 스위칭 소자의 내압을 유지방전에 필요한 전압(V_s)의 절반으로 할 수 있으므로 낮은 내압의 스위칭 소자를 사용할 수 있으며, 이에 따라 생산 단가를 줄일 수 있다. 그리고 외부 캐패시터에 충전된 전압을 사용하여 패널 캐패시터의 단자 전압을 바꾸는 경우에 발생할 수 있는 돌입 전류를 제거할 수 있다. 또한 구동 회로에 인가되는 전원을 바꿈으로써 유지방전 전압 펄스의 파형에 관계없이 본 발명에 따른 구동 회로를 적용할 수 있다.

【특허청구범위】**【청구항 1】**

패널 캐패시터가 형성되는 플라즈마 디스플레이 패널에 있어서,

제 1 전압을 공급하는 제1 전원과 상기 패널 캐패시터의 일단 사이에 직렬로 연결되는 제1 및 제2 스위칭 소자,

상기 패널 캐패시터의 일단과 제2 전압을 공급하는 제2 전원 사이에 직렬로 연결되는 제3 및 제4 스위칭 소자,

상기 제1 및 제2 스위칭 소자의 접점과 상기 제3 및 제4 스위칭 소자의 접점 사이에 연결되는 제1 캐패시터, 그리고

상기 제1 캐패시터의 일단과 제3 전압을 공급하는 제3 전원 사이에 연결되는 제5 스위칭 소자를 포함하는 플라즈마 디스플레이 패널.

【청구항 2】

제1항에 있어서,

상기 제5 스위칭 소자가 켜져서 상기 제1 캐패시터에는 상기 제3 및 제2 전압의 차에 해당하는 전압이 충전되는 플라즈마 디스플레이 패널.

【청구항 3】

제1항에 있어서,

상기 제3 전압은 상기 제1 및 제2 전압의 중간 전압인 플라즈마 디스플레이 패널.

【청구항 4】

제1항에 있어서,

상기 패널 캐패시터의 일단에 일단이 연결되는 적어도 하나의 인덕터, 그리고

상기 인덕터의 타단과 상기 제3 전원 사이에 병렬로 전기적으로 연결되는 제6 및 제7 스위칭 소자

를 더 포함하는 플라즈마 디스플레이 패널.

【청구항 5】

제4항에 있어서,

상기 제1 내지 제4 스위칭 소자는 바디 다이오드를 가지는 플라즈마 디스플레이 패널.

【청구항 6】

제1항에 있어서,

상기 제1 전원과 상기 패널 캐패시터의 타단 사이에 직렬로 연결되는 제6 및 제7 스위칭 소자,

상기 패널 캐패시터의 타단과 상기 제2 전원 사이에 직렬로 연결되는 제8 및 제9 스위칭 소자,

상기 제6 및 제7 스위칭 소자의 접점과 상기 제8 및 제9 스위칭 소자의 접점 사이에 연결되는 제2 캐패시터, 그리고

상기 제2 캐패시터의 일단과 상기 제3 전원에 연결되는 제10 스위칭 소자를 더 포함하는 플라즈마 디스플레이 패널.

【청구항 7】

패널 캐패시터가 형성되는 플라즈마 디스플레이 패널에 있어서,

제 1 전압을 공급하는 제1 전원과 상기 패널 캐패시터의 일단 사이에 직렬로 연결되는 제1 및 제2 스위칭 소자,

상기 패널 캐패시터의 일단과 제2 전압을 공급하는 제2 전원 사이에 직렬로 연결되는 제3 및 제4 스위칭 소자, 그리고

상기 제1 및 제2 스위칭 소자의 접점과 상기 제3 및 제4 스위칭 소자의 접점에 각각 연결되며 그 사이 전압이 제3 전압으로 유지되는 제1 및 제2 신호선을 포함하며,

상기 제1 및 제2 스위칭 소자와 상기 제3 및 제4 스위칭 소자가 교대로 켜져서, 상기 패널 캐패시터의 일단에 상기 제1 및 제2 전압을 교대로 인가하는 플라즈마 디스플레이 패널.

【청구항 8】

제7항에 있어서,

상기 제3 전압은 상기 제1 및 제2 전압의 차의 절반에 해당하는 전압인 플라즈마 디스플레이 패널.

【청구항 9】

제7항에 있어서,

상기 제1 및 제2 신호선 사이에 연결되며 상기 제3 전압을 충전하고 있는 캐패시터를 더 포함하는 플라즈마 디스플레이 패널.

【청구항 10】

제9항에 있어서,

상기 제2 및 제3 전압의 합에 해당하는 전압을 공급하는 제3 전원과 상기 제1 신호선 사이에 연결되며, 상기 제4 스위칭 소자가 켜져 있는 경우에 상기 캐패시터에 상기 제3 전압이 충전되도록 켜지는 제5 스위칭 소자를 더 포함하는 플라즈마 디스플레이 패널.

【청구항 11】

제7항에 있어서,

상기 패널 캐패시터의 일단에 전기적으로 연결되는 적어도 하나의 인덕터를 포함하며, 상기 인덕터와 상기 패널 캐패시터 사이에서 발생하는 공진을 이용하여 상기 패널 캐패시터의 단자 전압을 바꾸는 전력 회수부를 더 포함하는 플라즈마 디스플레이 패널.

【청구항 12】

제11항에 있어서,

상기 전력 회수부는, 상기 인덕터의 타단과 상기 제3 전원 사이에 병렬로 연결되는 제7 및 제8 스위칭 소자를 더 포함하는 플라즈마 디스플레이 패널.

【청구항 13】

제7항에 있어서,

상기 제1 내지 제4 스위칭 소자는 바디 다이오드를 가지는 플라즈마 디스플레이 패널.

【청구항 14】

제7항에 있어서,

상기 제1 전원과 상기 패널 캐패시터의 타단 사이에 직렬로 연결되는 제5 및 제6 스위칭 소자,

상기 패널 캐패시터의 타단과 상기 제2 전원 사이에 직렬로 연결되는 제7 및 제8 스위칭 소자, 그리고

상기 제5 및 제6 스위칭 소자의 접점과 상기 제7 및 제8 스위칭 소자의 접점에 각각 연결되며 그 사이 전압이 상기 제3 전압으로 유지되는 제3 및 제4 신호선을 더 포함하며,

상기 패널 캐패시터의 일단에 상기 제1 전압이 인가될 때 상기 제7 및 제8 스위칭 소자가 켜져서 상기 패널 캐패시터의 타단에 상기 제2 전압이 인가되며, 상기 패널 캐패시터의 일단에 상기 제2 전압이 인가될 때 상기 제5 및 제6 스위칭 소자가 켜져서 상기 패널 캐패시터의 타단에 상기 제1 전압이 인가되는 플라즈마 디스플레이 패널.

【청구항 15】

패널 캐패시터의 일단에 연결된 제1 및 제2 신호선을 통하여 각각 제1 및 제2 전압을 번갈아 인가하면서 플라즈마 디스플레이 패널을 구동하는 방법에 있어서,

상기 제1 신호선 상에 형성된 제1 및 제2 스위칭 소자를 켜서 상기 패널 캐패시터의 일단에 상기 제1 전압을 인가하면서, 상기 제1 및 제2 스위칭 소자의 접점과 상기 제2 신호선 상에 형성된 제3 및 제4 스위칭 소자의 접점 사이에 제3 전압을 인가하는 제1 단계, 그리고

상기 제3 및 제4 스위칭 소자를 켜서 상기 패널 캐패시터의 일단에 상기 제2 전압을 인가하면서, 상기 제1 및 제2 스위칭 소자의 접점과 상기 제3 및 제4 스위칭 소자의 접점 사이에 상기 제3 전압을 인가하는 제2 단계를 포함하는 플라즈마 디스플레이 패널의 구동 방법.

【청구항 16】

제15항에 있어서,

상기 제2 단계는 상기 제1 및 제2 스위칭 소자의 접점과 상기 제3 및 제4 스위칭 소자의 접점 사이에 형성된 캐패시터를 상기 제3 전압을 충전시키는 단계를 더 포함하는 플라즈마 디스플레이 패널의 구동 방법.

【청구항 17】

제15항에 있어서,

상기 패널 캐패시터의 일단에 상기 제1 전압을 인가하기 전에, 상기 패널 캐패시터의 일단에 전기적으로 연결되는 인덕터와 상기 패널 캐패시터 사이의 공진을 이용하여 상기 패널 캐패시터의 일단 전압을 상기 제1 전압까지 올리는 제1 공진 단계, 그리고

상기 패널 캐패시터의 일단에 상기 제2 전압을 인가하기 전에, 상기 인덕터와 상기 패널 캐패시터 사이의 공진을 이용하여 상기 패널 캐패시터의 일단 전압을 상기 제2 전압까지 낮추는 제2 공진 단계

를 더 포함하는 플라즈마 디스플레이 패널의 구동 방법.

【청구항 18】

제17항에 있어서,

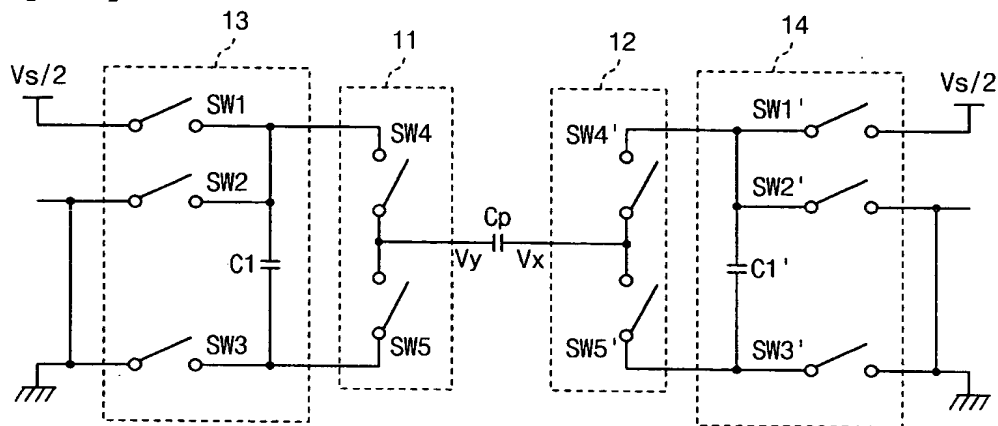
상기 제1 공진 단계 전에, 상기 제3 전압을 공급하는 전원, 상기 인덕터 및 상기 제2 신호선으로 형성되는 경로를 통하여 상기 인덕터에 에너지를 저장하는 단계, 그리고

상기 제2 공진 단계 전에, 상기 제1 신호선, 상기 인덕터 및 상기 전원으로 형성되는 경로를 통하여 상기 인덕터에 에너지를 저장하는 단계

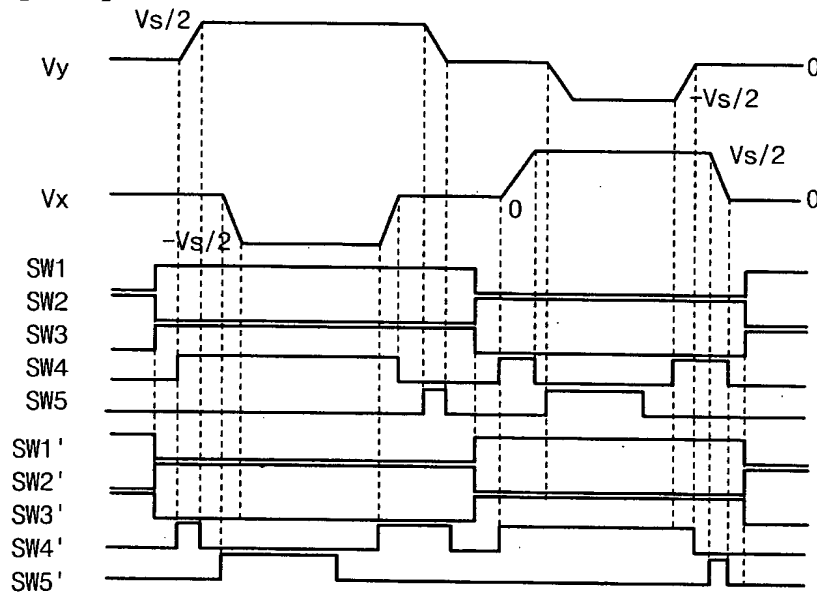
를 더 포함하는 플라즈마 디스플레이 패널의 구동 방법.

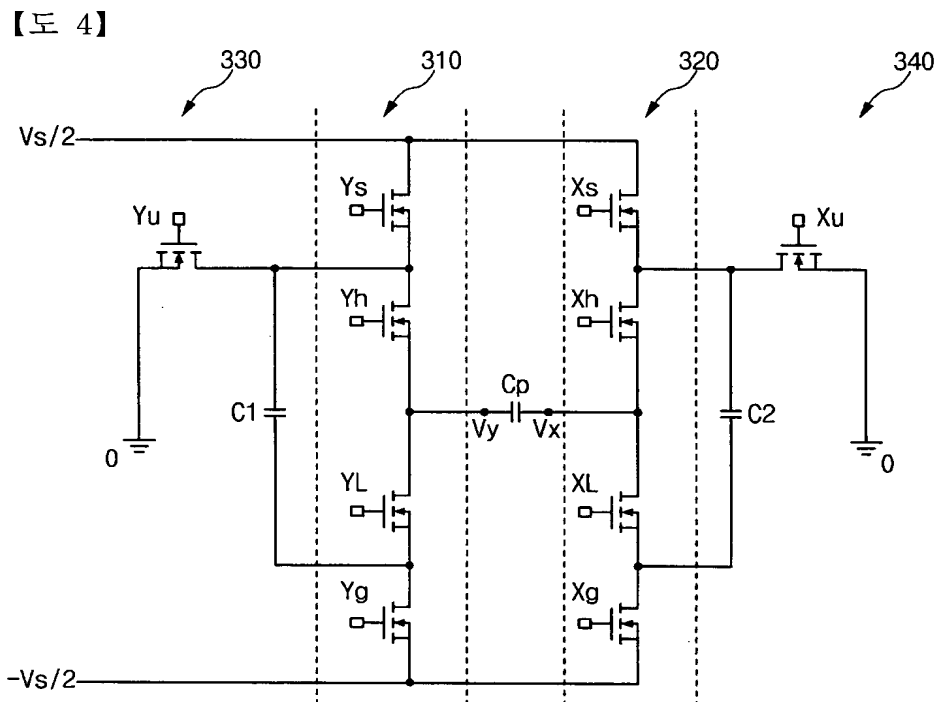
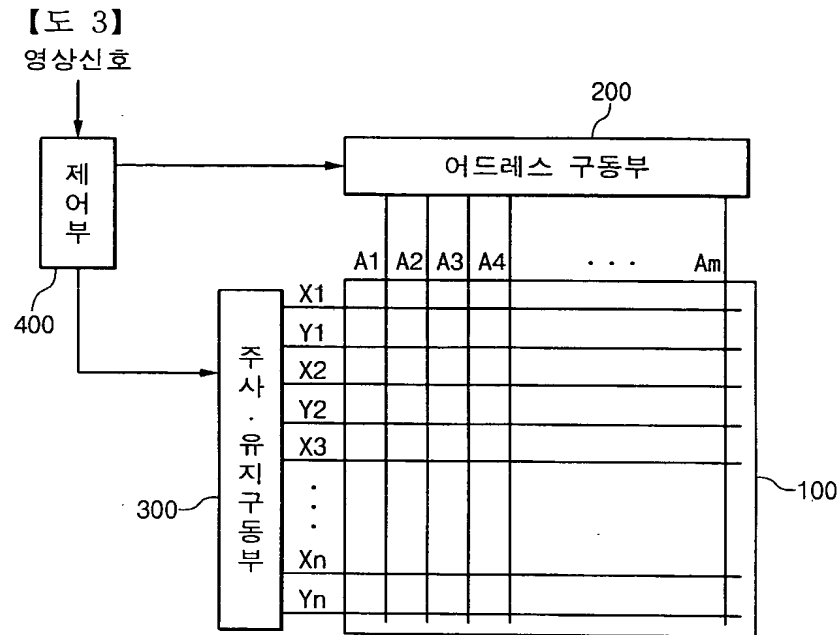
【도면】

【도 1】

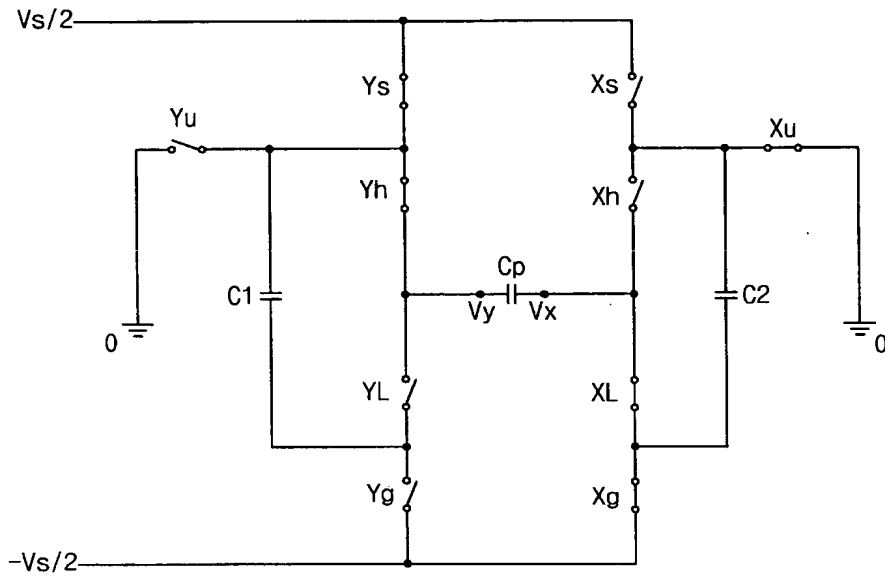


【도 2】

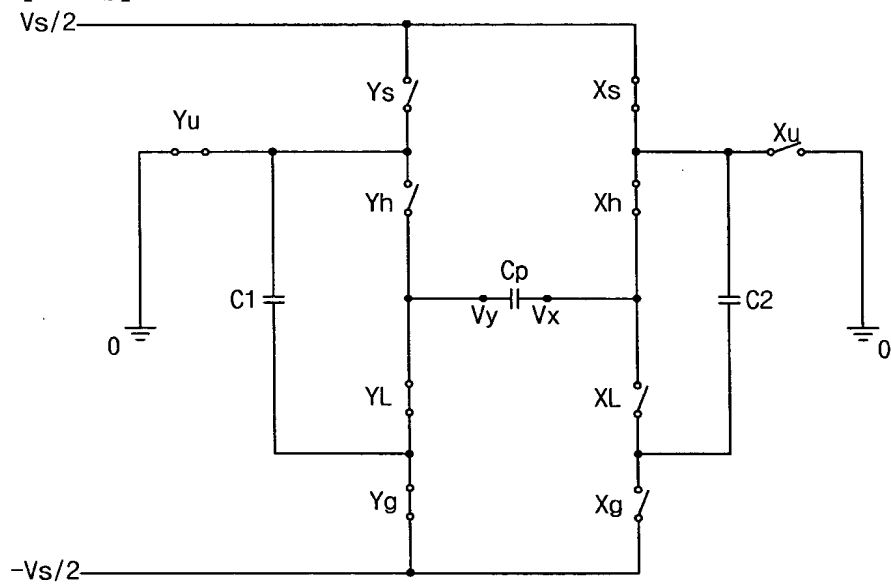




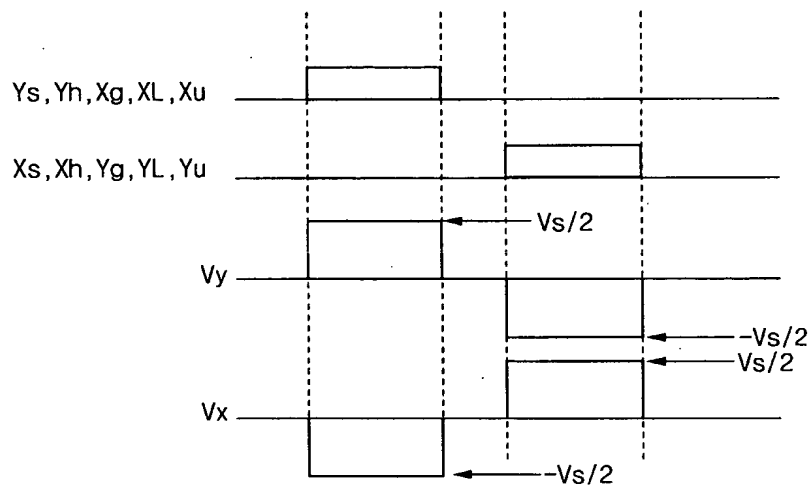
【도 5a】



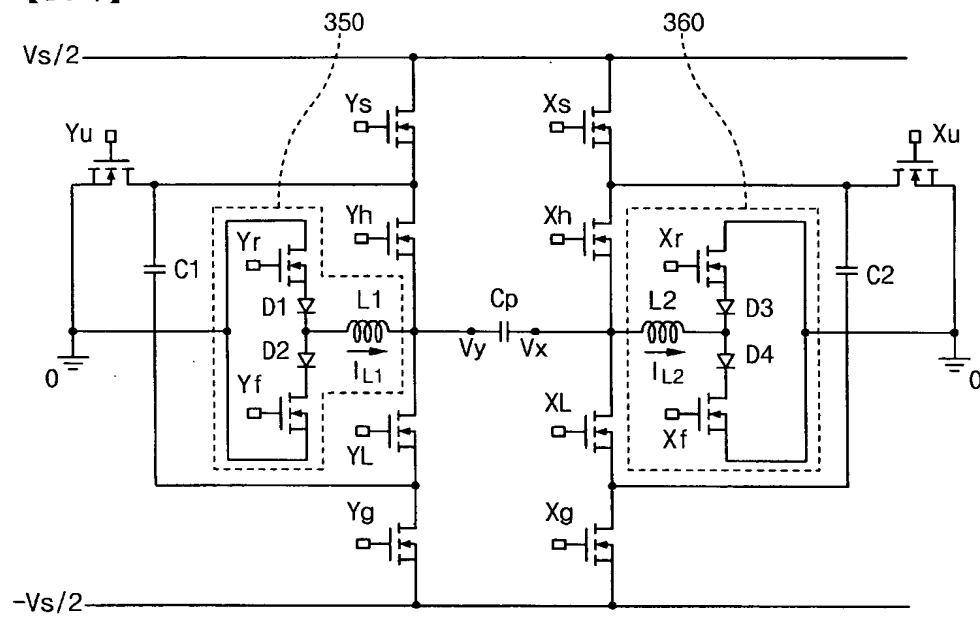
【도 5b】



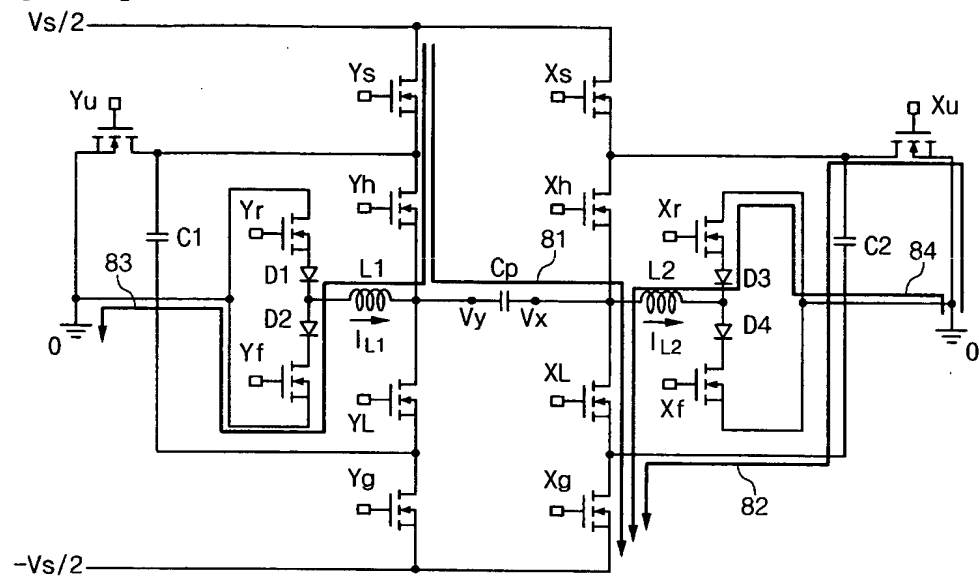
【도 6】



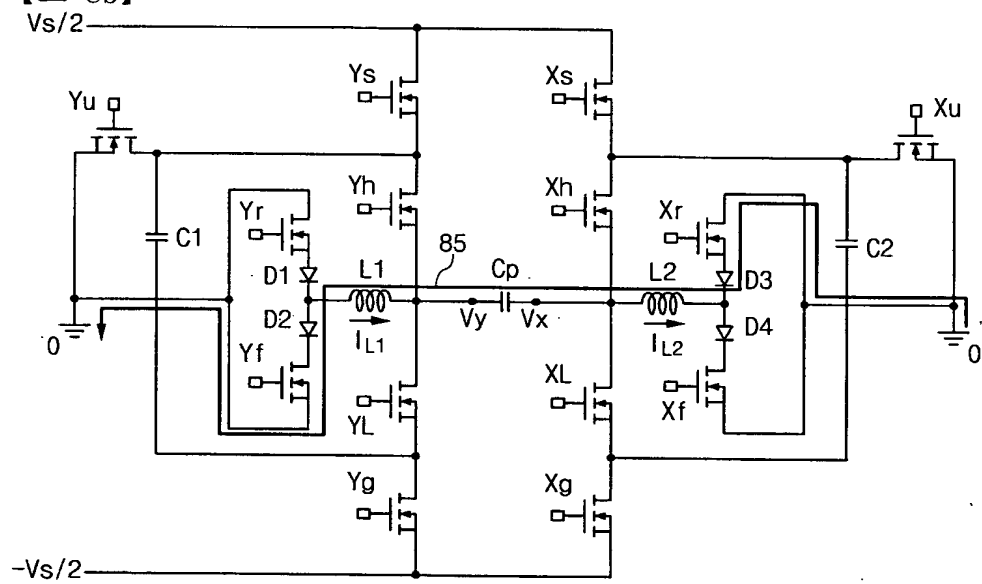
【도 7】



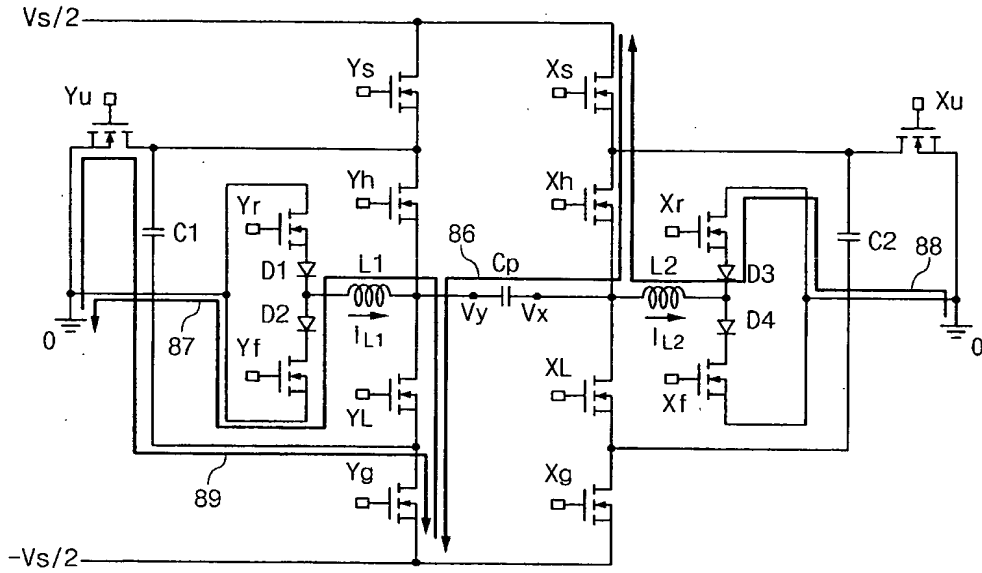
【도 8a】



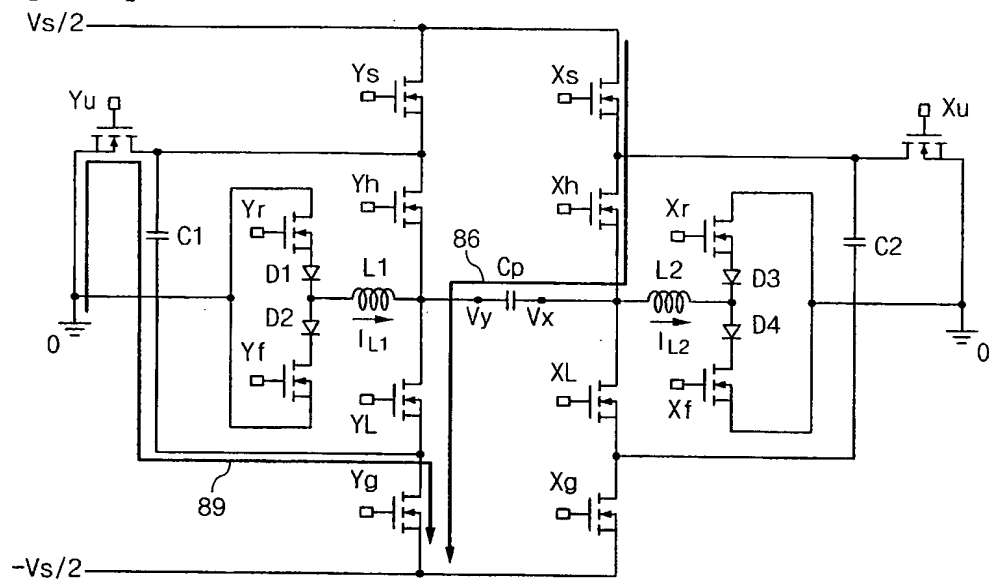
【도 8b】



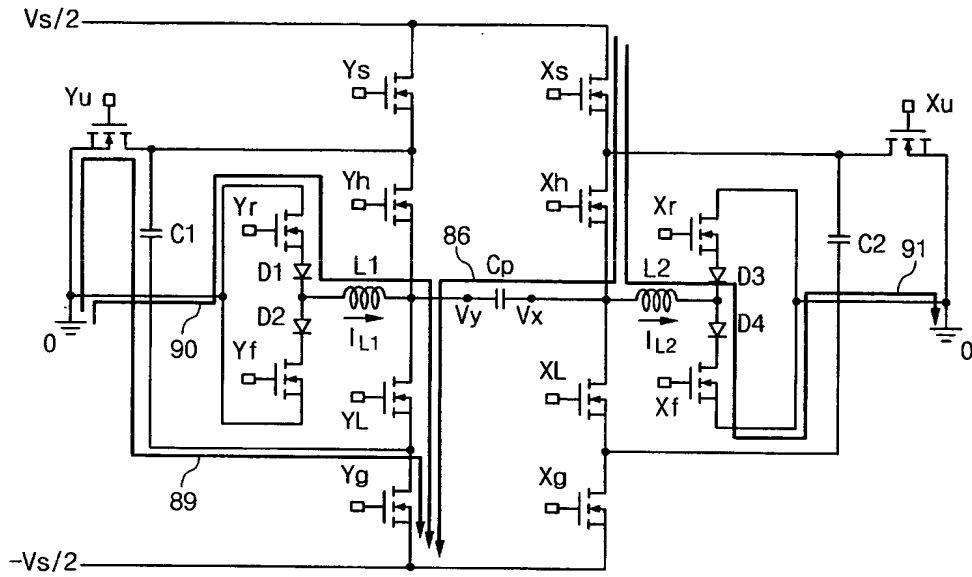
【도 8c】



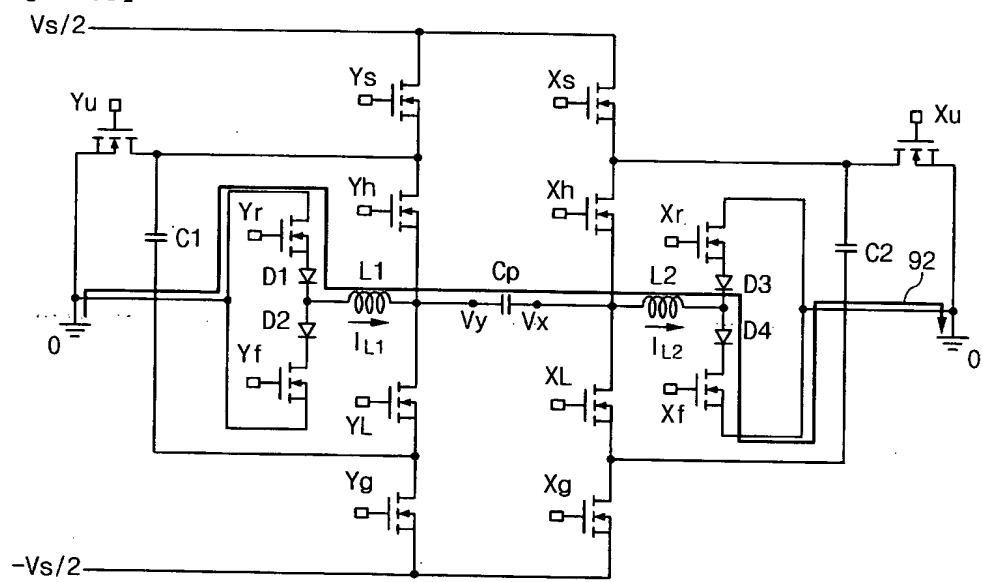
【도 8d】



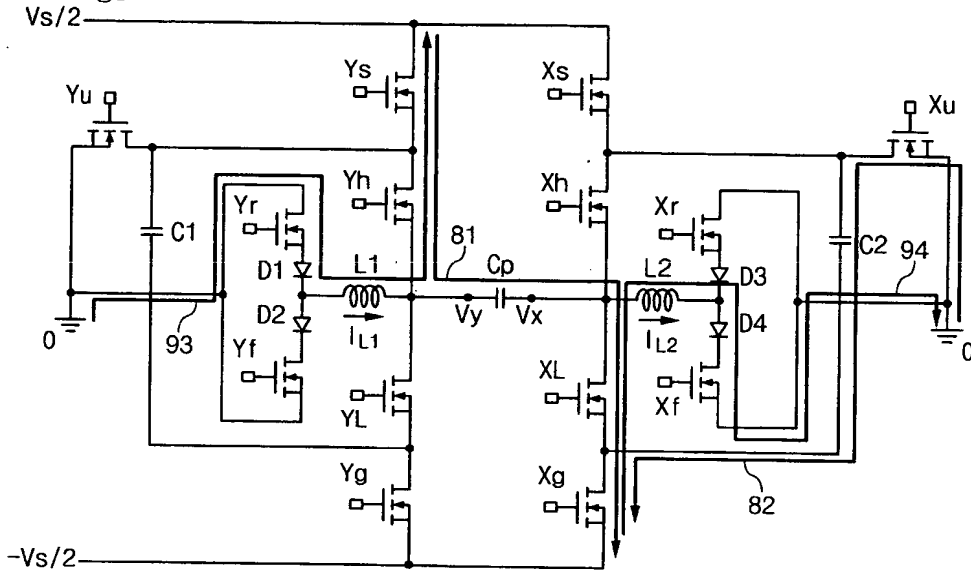
【도 8e】



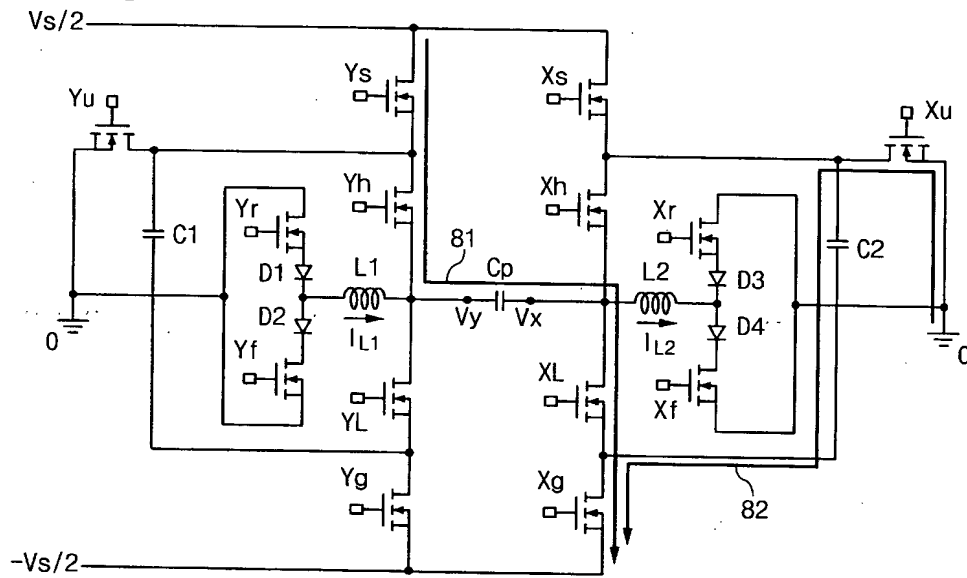
【도 8f】



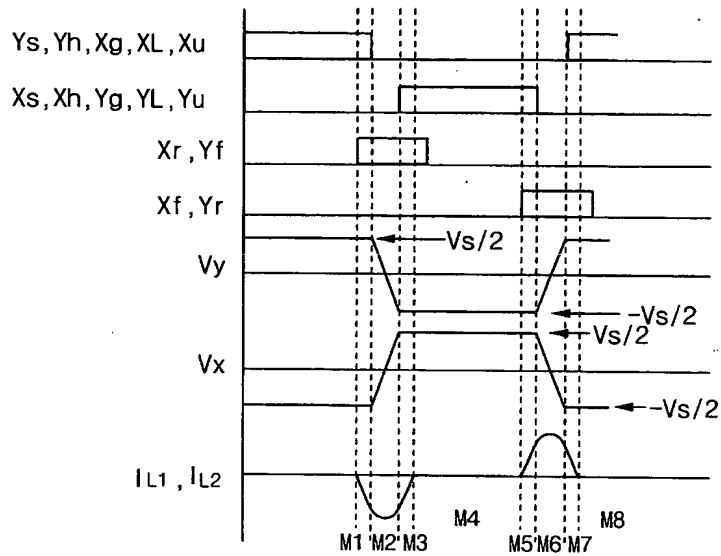
【도 8g】



【도 8h】



【도 9】



【도 10】

